

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2006 EPO. All rts. reserv.

16048078

Basic Patent (No,Kind,Date): KR 205867 B1 19990701 <No. of Patents: 001>

**ACTIVE MATRIX SUBSTRATE AND ITS FABRICATION METHOD** (English)

Patent Assignee: LG ELECTRONICS INC (KR)

Author (Inventor): RYU KI-HYUN (KR)

IPC: \*G02F-001/1333; G02F-001/136

CA Abstract No: 142(04)065478G

Language of Document: Korean

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
KR 205867	B1	19990701	KR 9617119	A	19960521

(BASIC)

Priority Data (No,Kind,Date):

KR 9617119 A 19960521

(19) Korean Patent Office (KR)  
(12) Registered Patent Publication (B1)

(51) Int.Cl<sup>6</sup>

G02F 1/1333

G02F 1/136

(45) Publication Date: July 1, 1999

(11) Publication No. 10-0205867

(24) Registration Date: April 6, 1999

(21) Application No.: 10-1996-0017119

(22) Application Date: May 21, 1996

(65) Laid-open Publication No.: P1997-0075984

(43) Laid-open Publication Date: December 10, 1997

(73) Patentee: LG Electronics Co., Ltd. Koo,Ja-hong

20,Yeouido-Dong, Yeoungdeungpo-Gu, Seoul Metropolitan  
City, KOREA

(71) Applicant: LG Electronics Co., Ltd.

(72) Inventor: Ryu, Gi-hyuen

#1902, Yojin Apart, 201-Dong, Anyang-city,  
Gyeonggi-do, KOREA

(74) Agent: Na, Chon-yol

Pek, Soon-nam

Cho, Jae-hyon

Examiner: Cho, Gyong-hwa

(54) Title: METHOD FOR MANUFACTURING ACTIVE MATRIX  
SUBSTRATE AND ACTIVE MATRIX SUBSTRATE MANUFACTURED THEREBY

## **Abstract**

The present invention relates to a method for manufacturing an active matrix substrate, and an active matrix substrate manufactured thereby. According to the method, when forming a source electrode and a drain electrode, a pixel electrode is used as a mask, thereby reducing the number of mask forming processes and patterns resulting therefrom, and with a polyimide film formed on the pixel electrode, a black resin film is formed in a predetermined region on the polyimide film, thereby providing an active matrix substrate having a good orientation.

## **Specification**

### **[Title of the Invention]**

Method for manufacturing active matrix substrate and active matrix substrate manufactured thereby

### **[Brief Description of the Drawings]**

Fig. 1 is a plane view illustrating a conventional active matrix substrate;

Fig. 2 is a cross-sectional view taken along line II-II in Fig. 1; and

Fig. 3 is a flow diagram illustrating steps of a method for manufacturing an active matrix substrate in

accordance with one embodiment of the present invention.

**\*Description of Reference numerals**

111, 311: Transparent glass substrate 112, 312: Gate bus line 113, 313: Source bus line 113a, 313a: Source electrode 113b, 313b: Drain electrode 114, 314: Gate insulation film 115, 315: Semiconductor layer 116, 316: Impurity semiconductor layer 117, 317: Pixel electrode 120: Protective insulation film 318: Polyimide film 119, 319: Black resin film

**[Detailed description of the Invention]**

The present invention relates to a method for manufacturing an active matrix substrate used for a liquid crystal display device, and an active matrix substrate manufactured thereby.

Generally, an active matrix substrate employs thin film transistors (hereinafter referred to as "TFT") as for switching devices for driving respective pixels. Fig. 1 is a plane view illustrating a conventional active matrix substrate which employs the thin film transistors as for the switching devices. The active matrix substrate comprises gate bus lines 112 formed horizontally in parallel to each other on a transparent glass substrate, a gate insulation film formed over an entire surface

including the gate bus lines, and a plurality of source bus lines 113 formed vertically in parallel to each other on the gate insulation film while intersecting the gate bus lines 112, respectively. In addition, after forming a semiconductor layer on the gate insulation film above a gate electrode 112a formed integrally with an associated gate bus line 112 near an intersection between each gate bus line 112 and each source bus line 113, a drain electrode 113b and a source electrode 113a are formed on the semiconductor layer so as to face each other, so that a TFT is formed as an active device. At this time, a pixel electrode 117 is electrically connected with the drain electrode 113b.

Fig. 2 is a cross-sectional view taken along line II-II in Fig. 1. The active matrix substrate will be described hereinafter with reference to Fig. 2.

The TFT acting as the active device is constituted by a gate insulation film 114 covering the gate electrode 112a positioned on the transparent glass substrate 111, the semiconductor layer 115 formed on the gate insulation film 114, impurity semiconductor layers 116 on both sides on the semiconductor layer 115, and the drain electrode 113b and the source electrode 113a respectively formed on the impurity semiconductor layers 116. The semiconductor layer 115, transparent glass substrate 111, drain

electrode 113b, and source electrode 113a are covered with a protective insulation film 120, on which the transparent pixel electrode 117 is formed, and electrically connected with the drain electrode 113b. A light shielding film 119 is formed on the protective insulation film 120 to indicate borders between respective pixels, and has an orientation film 118 to orient liquid crystal molecules formed thereon. Such an active matrix substrate is produced by repeating processes of forming the respective films as described above, and photo-etching processes for forming the lines and the electrodes through patterning the films into predetermined patterns.

In a conventional method for manufacturing the active matrix substrate, each of mask processes is performed through a mask pattern formation, a mask alignment of a high degree for accurate patterning, application and development of resist, and the like, which result in lots of time being consumed, and reduction of yield. In addition, a level difference is increased due to formation of the light shielding film, and causes severe orientation errors, thereby negatively influencing quality of images.

It is an object of the present invention to provide a method for manufacturing an active matrix substrate, in

which a source electrode and a drain electrode are formed by etching an impurity semiconductor layer and a second metallic layer using a pixel electrode as a mask, thereby shortening a manufacturing time while enhancing yield of products, and an active matrix substrate manufactured thereby.

It is another object of the present invention to provide the method for manufacturing the active matrix substrate, which can reduce a level difference, and thus reduce errors in orientation, and the active matrix substrate manufactured thereby.

In accordance with one aspect of the present invention, the above and other objects can be accomplished by the provision of a method for manufacturing an active matrix substrate, comprising: forming a gate electrode and gate bus lines by depositing and patterning a first metallic layer on a substrate; sequentially depositing a gate insulation film, a semiconductor layer, an impurity semiconductor layer, and a second metallic layer on the gate electrode, the gate bus lines, and the substrate; sequentially etching the gate insulation film, the semiconductor layer, the impurity semiconductor layer, and the second metallic layer to have predetermined patterns; depositing a transparent metallic layer on the second metallic layer

and the substrate; selectively etching the transparent metallic layer; forming source and drain electrodes by etching the second metallic layer and the impurity semiconductor layer using the selectively etched transparent metallic layer as a mask; forming a polyimide film on the selectively etched transparent metallic layer and the semiconductor layer; and forming a black resin film in a predetermined region on the polyimide film.

In accordance with another aspect of the present invention, an active matrix substrate manufactured by the method of the present invention comprises: a substrate; a first metallic layer formed on the substrate to constitute gate bus lines and a gate electrode, and a gate insulation layer formed on the first metallic layer and the substrate; a semiconductor layer formed on the gate insulation layer, and an impurity semiconductor layer formed on the semiconductor layer; a second metallic layer formed on the impurity semiconductor layer to constitute a source electrode, source bus lines, and a drain electrode; a transparent metallic layer formed on the second metallic layer and in a predetermined region on the substrate; a polyimide film formed on the transparent metallic layer and the semiconductor layer; and a light shielding film formed in a predetermined region on the polyimide film.



An embodiment of a method for manufacturing an active matrix substrate in accordance with the present invention will be described with reference to Fig. 3.

[Embodiment]

A first metallic layer composed of Cr, Al, Al-Ta, and the like is deposited on a transparent glass substrate 311 via sputtering and the like. After performing a photoresist process, the first metallic layer is selectively etched using an etching solution to form gate bus lines (not shown) and a gate electrode 312a ramified from the gate bus lines (see Fig. 3a).

If needed, an anodic oxidation film may be formed on the gate bus lines by anodizing the gate bus lines 312 in order to enhance chemical resistance, thermal resistance, and, in particular, a bonding property with respect to a gate insulation layer subsequently formed. The anodic oxidation film constitutes two layers along with a nitride silicon layer of the gate insulation layer subsequently formed, and serves to enhance interlayer insulation with respect to the gate bus lines 312 and signal lines (source bus lines).

Then, a gate insulation layer 314, an amorphous silicon (a-Si) semiconductor layer 315,  $n^+$  a-Si impurity semiconductor layer 316, and a second metallic layer 313 composed of a metallic material such as Pd, Al-Si, Al-Si-

Ti, Al-Si-Cu, and the like, are sequentially formed on the transparent glass substrate 311 by inducing ammonia gas, silane gas, nitrogen gas, hydrogen gas, and the like by means of sputtering or plasma CVD equipment (see Fig. 3b).

After applying and exposing a photosensitive film onto the second metallic layer 313, the second metallic layer 313, the impurity semiconductor layer 316, the semiconductor layer 315, and the gate insulation layer 314 are sequentially etched to form predetermined patterns (see Fig. 3c).

After depositing a transparent metallic layer 317 of ITO (Indium Tin Oxide) constituting the pixel electrode on the second metallic layer 313 and the transparent glass substrate 311, a photosensitive layer is applied onto the transparent metallic layer, and is subjected to exposure and etching processes to form a pattern of the transparent metallic layer. By the etching process, a predetermined portion is removed, and an electrode separation region of the second metallic layer 313 is exposed (see Fig. 3d).

Then, a polyimide film 318 is applied thereon. The polyimide film 318 serves as a protective insulation film and an orientation film (see Fig. 3f).

A black resin film 319 is formed as a light

shielding film in a predetermined region on the polyimide film 318 to divide borders between respective pixels (see Fig. 3g).

Since the black resin film 319 is formed on the polyimide film 318, it is possible to protect the thin film transistor from exterior light without deterioration in properties of the transistor caused by direct contact between the semiconductor layer 315 and the black resin film 319. In addition, the black resin film 319 acting as the light shielding film is formed on the polyimide film 318 acting as the orientation film so that the level difference is reduced by the black resin film 319, and so that uniformity is ensured during rubbing, thereby providing better orientation.

In the active matrix substrate according to the present invention, the source and drain electrodes are formed using the transparent metallic layer as a mask, which is separated on the second metallic layer constituting the source electrode and the drain electrode while extending onto the transparent glass substrate, forming the pixel electrode. In addition, a portion of the black resin film acting as the orientation film is formed with the light shielding film to indicate the borders between the pixels.

According to the present invention, the source and

drain electrodes are formed using the pixel electrode as the mask, thereby reducing the number of mask pattern forming processes and of patterns resulting therefrom, and the black resin film is formed as the light shielding film on the polyimide film after depositing the black resin film acting as the orientation film on the pixel electrode, so that the active matrix substrate with a better orientation can be manufactured more rapidly at an increased yield without deterioration in properties of the transistor.

(57) Claims

1.. A method for manufacturing an active matrix substrate, comprising: forming a gate electrode and gate bus lines by depositing and patterning a first metallic layer on a substrate; sequentially depositing a gate insulation film, a semiconductor layer, an impurity semiconductor layer, and a second metallic layer on the gate electrode, the gate bus lines, and the substrate; sequentially etching the gate insulation film, the semiconductor layer, the impurity semiconductor layer, and the second metallic layer to have predetermined patterns; depositing a transparent metallic layer on the second metallic layer and the substrate; selectively etching the transparent metallic layer; forming source and drain electrodes by etching the second metallic layer and the impurity semiconductor layer using the selectively etched transparent metallic layer as a mask; forming a polyimide film on the selectively etched transparent metallic layer and the semiconductor layer; and forming a black resin film in a predetermined region on the polyimide film.

2. An active matrix substrate, comprising: a switching device comprising a gate insulation layer, a semiconductor layer, an impurity semiconductor layer, a

source electrode, and a drain electrode sequentially deposited in an island shape to cover a gate electrode on a substrate, the impurity semiconductor layer and the source electrode being divided to both sides on the semiconductor layer to expose a partial surface of the semiconductor layer; a transparent metallic layer extending to the surface of the substrate while being divided to cover the source and drain electrodes in reference to the exposed surface of the semiconductor layer; a polyimide film covering the surface of the transparent metallic layer and the exposed surface of the semiconductor layer; and a light shielding film formed on the polyimide film to shield the switching device.

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.  
G02F 1/133(43) 공개일자 1997년 12월 10일  
(11) 공개번호 특 1997-0075984

(21) 출원번호	특 1996-0017119
(22) 출원일자	1996년 05월 21일
(71) 출원인	LG 전자주식회사 구자홍
(72) 발명자	서울특별시 영등포구 여의도동 20번지 류기현
(74) 대리인	경기도 안양시 사동 요전아파트 201동 1902호 백승남, 나천열, 조재형

발명명: 액티브 매트릭스기판의 제조방법 및 그 방법에 의해 제조되는 액티브 매트릭스기판

## (54) 액티브 매트릭스기판의 제조방법 및 그 방법에 의해 제조되는 액티브 매트릭스기판

요약

본 발명은 액정표시장치 등에 쓰이는 액티브 매트릭스기판의 제조방법 및 그 방법에 의해 제조되는 액티브 매트릭스기판에 관한 것으로, 화소전극을 마스크로하여 소스전극과 드레인전극을 형성하여 마스크형성 및 그에 의한 패턴형성의 수를 줄이고, 화소전극 상에 폴리이미드 막을 형성하고 폴리이미드막 상의 소정의 영역에 불렉레전막을 형성하여 양호한 배향성능을 갖는 액티브 매트릭스기판을 완성한다.

도면

도 3a

명세서

[발명의 명칭]

액티브 매트릭스기판의 제조방법 및 그 방법에 의해 제조되는 액티브 매트릭스기판

[도면의 간단한 설명]

제 3도는 본 발명의 실시예에 따른 액티브 매트릭스기판의 제조공정도이다.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

## 청구항 1

기판 상에 제1금속층을 증착한 후 패터닝하여 게이트전극 및 게이트버스배선을 형성하는 단계와; 상기 게이트전극 및 상기 게이트버스배선과 상기 기판 상에 게이트절연막, 반도체층, 불순물 반도체층, 제2금속층을 연속증착하는 단계와; 상기 게이트절연막, 상기 반도체층, 상기 불순물 반도체층 및 상기 제2금속층을 차례로 에칭하여 소정의 패턴을 형성하는 단계와; 상기 제2금속층 및 상기 기판 상에 투명금속층을 증착하는 단계와; 상기 투명금속층을 선택적으로 에칭하는 단계와; 상기 선택적으로 에칭된 투명금속층을 마스크로하여 제2금속층과 상기 불순물 반도체층을 에칭하여 소스 및 드레인전극을 형성하는 단계와; 상기 투명금속층 및 상기 반도체층 상에 폴리이미드막을 형성하는 단계와; 상기 폴리이미드막 상의 소정의 영역에 불렉레전막을 형성하는 단계를 포함하여 이루어지는 액티브 매트릭스기판의 제조방법.

## 청구항 2

기판과; 상기 기판상에 형성되어 게이트버스배선 및 게이트전극을 이루는 제1금속층과; 상기 제1금속층과 상기 기판 상에 형성된 게이트절연막과; 상기 게이트절연막 상에 형성된 반도체층과; 상기 반도체층 상에 형성된 불순물 반도체층과; 상기 불순물 반도체층 상에 형성되어 소스전극 및 소스버스배선과 드레인전극을 이루는 제2금속층과; 상기 제2금속층 및 상기 기판 상의 소정의 영역에 형성된 투명금속층과; 상기 투명금속층과 상기 반도체층 상에 형성된 폴리이미드막과; 상기 폴리이미드막 상의 소정의 영역에 형성된 차광막으로 이루어진 액티브 매트릭스기판.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

FIG. 3A

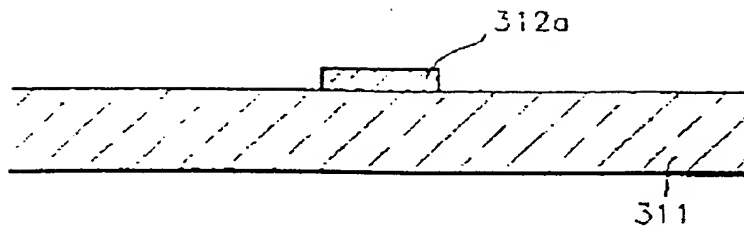


FIG. 3B

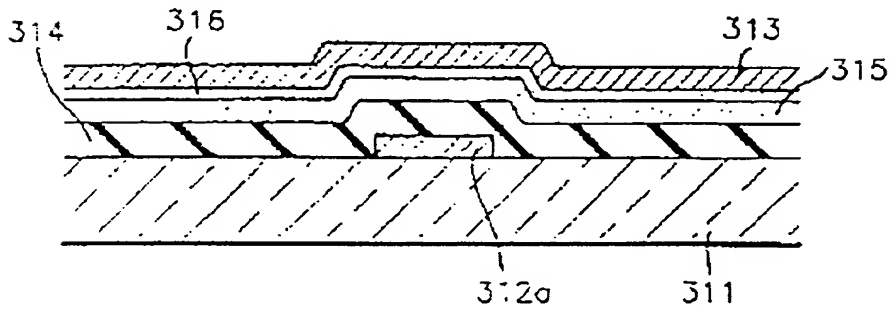


FIG. 3C

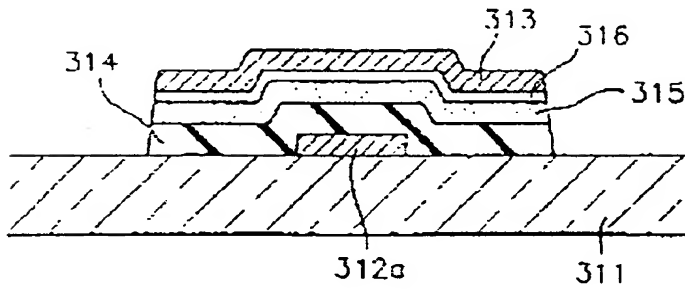


FIG. 3D

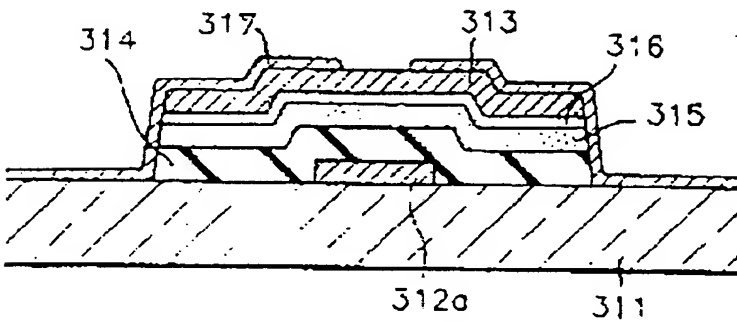




FIG. 4-F

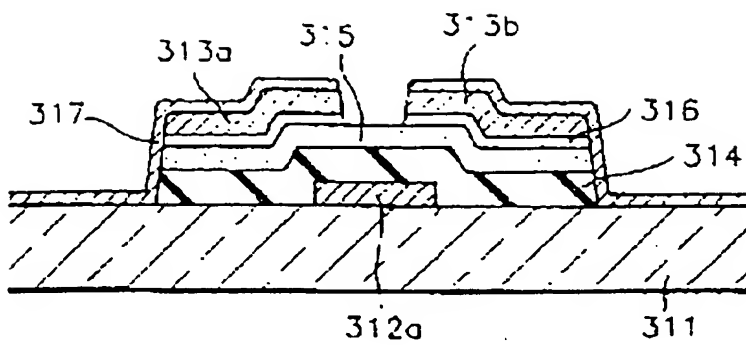


FIG. 4-G

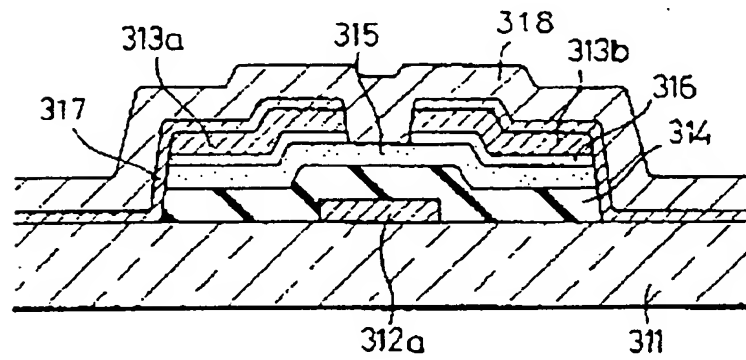
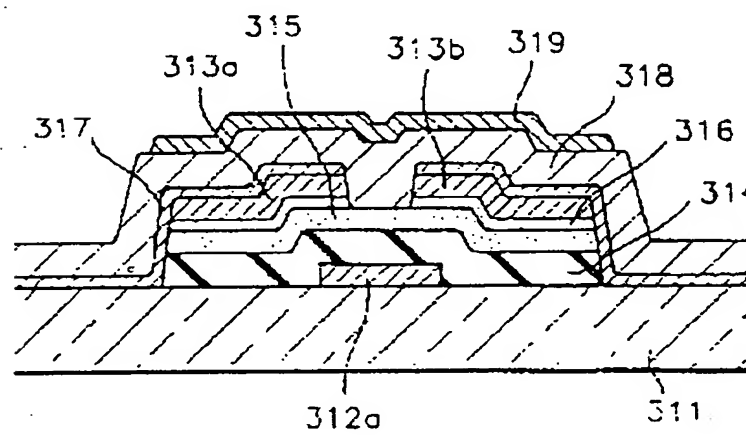


FIG. 4-H



**(19)대한민국특허청(KR)**

**(12) 등록특허공보(B1)**

**(51) Int. Cl. <sup>6</sup>**

**G02F 1/1333**

**G02F 1/136**

**(45) 공고일자 1999년07월01일**

**(11) 공고번호 10-0205867**

**(24) 등록일자 1999년04월06일**

---

<b>(21)</b> 출원번호	10-1996-0017119	<b>(65)</b> 공개번호	특1997-0075984
<b>(22)</b> 출원일자	1996년05월21일	<b>(43)</b> 공개일자	1997년12월10일
<b>(73)</b> 특허권자	엘지전자주식회사 구자홍 서울특별시 영등포구 여의도동 20번지		
<b>(72)</b> 발명자	류기현 경기도 안양시 사동 요진아파트 201동 1902호		
<b>(74)</b> 대리인	나천열 백승남 조재형		

심사관 : 조경화

---

**(54) 액티브매트릭스기판의 제조방법 및 그 방법에 의해제조되는액티브매트릭스기판**

---

**요약**

본 발명은 액정표시장치 등에 쓰이는 액티브매트릭스기판의 제조방법 및 그 방법에 의해 제조되는 액티브매트릭

스기판에 관한 것으로, 화소전극을 마스크로하여 소스전극과 드레인전극을 형성하여 마스크형성 및 그에 의한 패턴형성의 수를 줄이고, 화소전극 상에 폴리이미드 막을 형성하고 폴리이미드막 상의 소정의 영역에 블랙레진막을 형성하여 양호한 배향상태를 갖는 액티브매트릭스기판을 완성한다.

## 명세서

### [발명의 명칭]

액티브매트릭스기판의 제조방법 및 그 방법에 의해 제조되는 액티브매트릭스기판

### [도면의 간단한 설명]

제1도는 일반적인 액티브매트릭스기판을 나타내는 평면도이다.

제2도는 제1도의 II-II선에 따른 단면도이다.

제3도는 본 발명의 실시예에 따른 액티브매트릭스기판의 제조공정도이다.

### \* 도면의 주요부분에 대한 부호의 설명

111, 311 : 투명유리기판 112, 312 : 게이트 버스 배선

113, 313 : 소스버스배선 113a, 313a : 소스전극

113b, 313b : 드레인전극 114, 314 : 게이트절연막

115, 315 : 반도체층 116, 316 : 불순물 반도체층

117, 317 : 화소전극 120 : 보호절연막

318 : 폴리이미드막 119, 319 : 블랙레진막

### [발명의 상세한 설명]

본 발명은 액정표시장치 등에 쓰이는 액티브매트릭스기판의 제조방법과 그 방법에 의해 제조되는 액티브매트릭스기판에 관한 것이다.

일반적으로 액티브매트릭스기판은 각각의 화소를 각기 구동하는 스위칭소자로 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 칭한다.)를 이용한다. 제1도는 스위칭소자로 박막트랜지스터를 이용하는 일반적인 액티브매트릭스기판을 나타내는 평면도로서, 투명유리기판 상에 게이트버스배선(112)이 수평방향으로 평행하게 형성되고, 상기 게이트버스배선을 포함한 투명유리기판의 전면에 걸쳐 게이트절연막이 형성되고, 이 게이트절연막 상에 각 게이트버스배선(112)과 교차하는 다수의 소스버스배선(113)이 수직방향으로 평행하게 형성되어 있다. 그리고 각 게이트버스배선(112)과 각 소스버스배선(113)의 교점 부근에서 게이트버스배선(112)과 일체로 형성된 게이트전극(112a) 상의 상기 게이트절연막 위에 반도체층이 형성되고, 이 반도체층 상에 드레인전극(113b)

및 소스전극(113a)이 대향하도록 형성되어 능동소자로서의 TFT가 구성된다. 그리고 화소전극(117)은 드레인전극(113b)과 전기적으로 연결되어 있다.

제2도는 제1도를 II-II선을 따라 절단한 구성도인데 이를 참고하여 액티브매트릭스기관을 설명하면 다음과 같다.

투명유리기판(111) 위에 위치하는 게이트전극(112a)을 덮는 게이트절연막(114)위에, 반도체층(115)이 형성되고, 그 위에 양쪽으로 분리형성된 불순물 반도체층(116) 상에 드레인전극(113b) 및 소스전극(113a)이 형성되어, 능동소자로서의 TFT가 구성된다. 그리고 반도체층(115), 투명유리기판(111), 드레인전극(113b), 소스전극(113a)은 보호절연막(120)으로 덮히며, 드레인전극(113b)은 보호절연막(120) 상에 형성된 투명화소전극(117)과 전기적으로 연결된다. 보호절연막(120) 상에 형성되어 각 화소의 경계를 나타내는 차광막(119) 상에는, 액정 분자를 배향하기 위한 배향막(118)이 형성된다. 이러한 액티브매트릭스기관은 그 제조공정에 있어서 상술한 각각의 막형성 공정 및 이 막들이 소정의 형상으로 패터닝하여 전술한 배선들 및 전극들을 형성하기 위한 포토에칭공정을 반복해서 만들어진다.

이와 같은 종래의 액티브매트릭스기관의 제조방법은 패턴형성을 위한 각각의 마스크공정에 있어서, 마스크 패턴의 형성, 정확한 패턴 묘사를 위한 고도의 마스크 정렬, 레지스트의 도포 및 현상 등의 여러 과정을 거치면서 많은 시간이 소요되고 수율이 낮아진다. 한편, 차광막의 형성으로 인한 단차증가에 의해 배향불량이 심화되며 화질에 나쁜 영향을 주게 된다.

본 발명의 목적은 전술한 일반적인 액티브매트릭스기관의 제조에 있어서, 특히 화소전극을 마스크로하여 불순물 반도체층 및 후술하는 제2금속층을 에칭함으로써 소스전극과 드레인전극을 형성하여 제조시간을 단축하고 수율을 향상시킬 수 있는 액티브매트릭스 기관의 제조방법을 제공하는 데 있으며, 또 그러한 방법에 의해 제조되는 액티브매트릭스기관을 제공하는 데 있다.

본 발명의 또 다른 목적은 단차가 감소되어 배향불량을 줄일 수 있는 액티브매트릭스기관 및 그 제조방법을 제공하는데 있다.

이러한 목적을 달성하기 위한 본 발명에 따른 액티브매트릭스기관의 제조 방법은 기관 상에 제1금속층을 증착한 후 패터닝하여 게이트전극 및 게이트버스배선을 형성하는 단계와; 상기 게이트전극 및 상기 게이트버스배선과 상기 기관 상에 게이트절연막, 반도체층, 불순물 반도체층, 제2금속층을 연속증착하는 단계와; 상기 게이트절연막, 상기 반도체층, 상기 불순물 반도체층 및 상기 제2금속층을 차례로 에칭하여 소정의 패턴을 형성하는 단계와; 상기 제2금속층 및 상기 기관 상에 투명금속층을 증착하는 단계와; 상기 투명금속층을 선택적으로 에칭하는 단계와; 상기 선택적으로 에칭된 투명금속층을 마스크로하여 제2금속층과 상기 불순물 반도체층을 에칭하여 소스 및 드레인전극을 형성하는 단계와; 상기 선택적으로 에칭된 투명금속층 및 상기 반도체층 상에 폴리이미드막을 형성하는 단계와; 상기 폴리이미드막 상의 소정의 영역에 블랙레진막을 형성하는 단계를 포함하여 이루어진

다.

본 발명의 액티브매트릭스기판의 제조방법에 의해 만들어지는 액티브매트릭스기판은 기판과; 상기 기판 상에 형성되어 게이트버스배선 및 게이트전극을 이루는 제1금속층과, 상기 제1금속층과 기판 상에 형성된 게이트절연층과; 상기 게이트절연층 상에 형성된 반도체층과, 상기 반도체층 상에 형성된 불순물 반도체층과; 상기 불순물 반도체층 상에 형성되어 소스전극 및 소스버스배선과 드레인전극을 이루는 제2금속층과; 상기 제2금속층 및 상기 기판 상의 소정의 영역에 형성된 투명금속층과; 상기 투명금속층과 상기 반도체층 상에 형성된 폴리이미드막과; 상기 폴리이미드막 상의 소정의 영역에 형성된 차광막으로 이루어진 구조를 갖는다.

이하, 본 발명에 따른 액티브매트릭스기판의 제조 방법의 실시예를 제3도를 이용하여 설명한다.

#### [실시예]

투명유리기판(311) 상에 Cr, Al, 또는 Al-Ta 등으로 된 제1금속층을 스퍼터링법 등으로 증착한다. 포토처리 후, 에칭용액으로 제1금속층을 선택적으로 에칭하여 게이트버스배선(도면에 도시되지 않았다.)과 게이트버스배선에 서 분기하는 게이트전극(312a)을 형성한다. (제3a도)

필요하다면, 내화학적 및 내열성, 특히 다음에 형성되는 게이트절연층과의 결합성 등을 높이기 위해 게이트버스배선(312)을 양극산화시켜, 게이트버스배선 상에 양극산화막을 형성할 수 있는데, 이 양극산화막은 뒤에 형성되는 게이트절연층의 절화실리콘층과 2층 절연층으로 되어 게이트버스배선(312)과 신호선(소스버스배선)과의 층간 절연을 개선하는 역할을 한다.

이어서, 투명유리기판(311) 상에 스퍼터링법이나, 플라즈마CVD장치로 암모니아가스, 실란가스, 질소가스, 수소가스 등을 도입하여, 게이트절연층(314), 아몰퍼스 실리콘(a-Si)의 반도체층(315), n+ a-Si의 불순물 반도체층(316), Pd, Al-Si, Al-Si-Ti, Al-Si-Cu 등의 금속으로 된 제2금속층(313)을 연속증착한다. (제3b도)

제2금속층(313) 상에 감광막을 도포하고 노광한 후 제2금속층(313), 불순물 반도체층(316), 반도체층(315) 및 게이트절연층(314)을 차례로 에칭하여 소정의 패턴을 형성한다.(제3c도)

제2금속층(313)과 투명유리기판(311) 상에 화소전극을 이루는 ITO(Indium Tin Oxide) 등의 투명금속층(317)을 증착하고 이 투명금속층 상에 감광막을 도포하고 노광한 후 에칭을 행하여 투명금속층의 패턴을 형성한다. 상기의 에칭에 의해서 소정의 부분이 제거되고 제2금속층(313)의 전극분리영역은 노출된다. (제3d도)

에칭된 투명금속층을 마스크로하여 에칭을 행하여 노출된 제2금속층의 전극분리영역과 노출부분 밑의 불순물 반도체층을 제거하여 소스전극(313a)과 드레인전극(313b)을 형성한다. (제3e도)

이어서 폴리이미드막(318)을 도포한다. 폴리이미드막(318)은 보호절연막의 기능 및 배향막의 기능을 한다. (제

3f도)

폴리이미드막(318) 상의 소정의 영역에 차광막인 블랙레진막(319)을 형성하여 각 화소간의 경계를 구분한다.  
(제3g도)

폴리이미드막(318) 상에 블랙레진막(319)이 형성되기 때문에 반도체층(315)과 블랙레진막(319)의 직접적인 접촉에 의한 트랜지스터의 특성 열화가 없이 박막트랜지스터를 외부의 빛으로부터 보호할 수 있다. 또한 차광막의 기능을 하는 블랙레진막(319)이 배향막인 폴리이미드막(318) 상에 형성되어 블랙레진막(319) 만큼의 단차가 감소되고 러빙시의 균일성(uniformity)이 보장되어 보다 양호한 배향상태를 얻을 수 있다.

본 발명에 의한 액티브 매트릭스 기판에 있어서, 소스 및 드레인 전극은 투명금속층을 마스크로 하여 형성되며, 이 투명금속층은 소스 전극과, 드레인 전극을 이루는 제2금속층 상에서 분리 형성되고 투명유리기판 상으로 연장되어 화소 전극을 형성한다. 그리고 배향막인 블랙레진막의 일부분에는 차광막이 형성되어 화소간의 경계를 나타낸다.

본 발명에 의하면, 화소 전극을 마스크로 하여 소스 전극과 드레인 전극을 형성하기 때문에 마스크 패턴의 형성 및 그에 의한 패턴 형성의 수가 줄어들고, 화소 전극 상에 배향막인 블랙레진막을 도포한 후 폴리이미드막 상에 차광막인 블랙레진막을 형성하여 트랜지스터의 특성 열화가 없으며 양호한 배향상태를 갖는 액티브 매트릭스 기판을 보다 짧은 시간에 높은 수율로 얻을 수 있다.

## (57) 청구의 범위

### 청구항1

기판 상에 제1금속층을 증착한 후 패터닝하여 게이트 전극 및 게이트 버스 배선을 형성하는 단계와; 상기 게이트 전극 및 상기 게이트 버스 배선과 상기 기판 상에 게이트 절연막, 반도체층, 불순물 반도체층, 제2금속층을 연속 증착하는 단계와; 상기 게이트 절연막 상기 반도체층, 상기 불순물 반도체층 및 상기 제2금속층을 차례로 에칭하여 소정의 패턴을 형성하는 단계와; 상기 제2금속층 및 상기 기판 상에 투명금속층을 증착하는 단계와; 상기 투명금속층을 선택적으로 에칭하는 단계와; 상기 선택적으로 에칭된 투명금속층을 마스크로 하여 제2금속층과 상기 불순물 반도체층을 에칭하여 소스 및 드레인 전극을 형성하는 단계와; 상기 투명금속층 및 상기 반도체층 상에 폴리이미드막을 형성하는 단계와; 상기 폴리이미드막 상의 소정의 영역에 블랙레진막을 형성하는 단계를 포함하여 이루어지는 액티브 매트릭스 기판의 제조 방법.

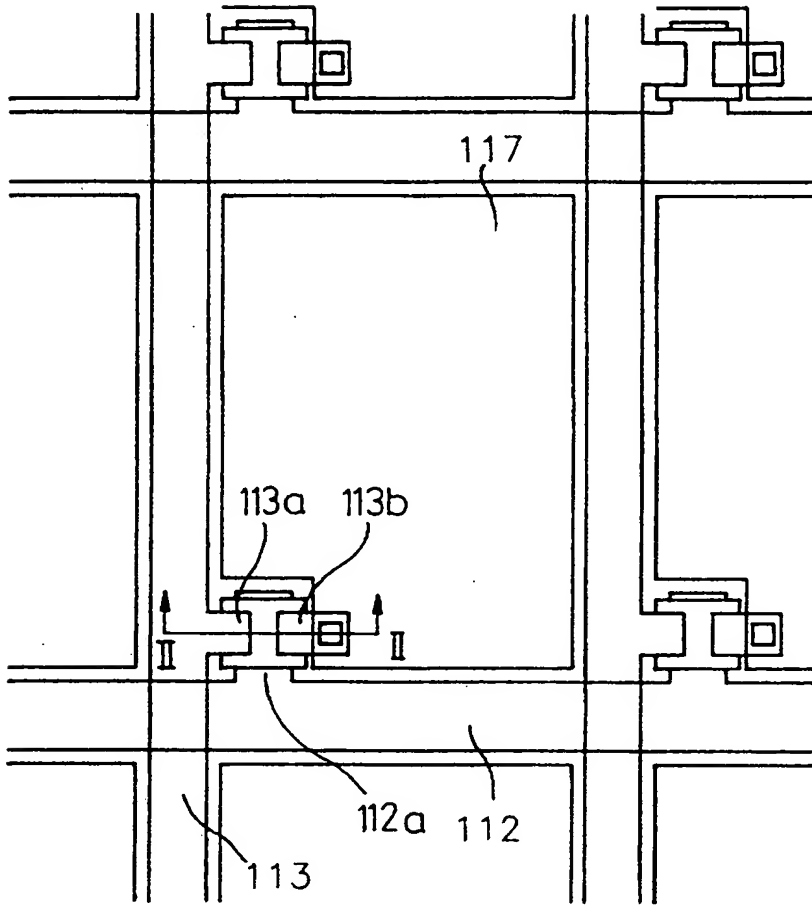
### 청구항2

기판 위에 형성된 게이트 전극을 덮도록 게이트 절연층, 반도체층, 불순물 반도체층, 소스 전극 및 드레인 전극이 순차 적층되어 섬 모양을 구성하되, 상기 불순물 반도체층, 상기 소스 전극은 상기 반도체층 위에서 양쪽으로 분리되고, 상기 반도체층의 일부 표면이 노출되도록 이루어진 소위칭 소자와; 상기 반도체층의 노출된 표면을 기준으로 소스 전극 및 드레인 전극을 덮고, 상기 기판 표면까지 연장되어 각각 분리되도록 구성되는 투명금속층과; 상기

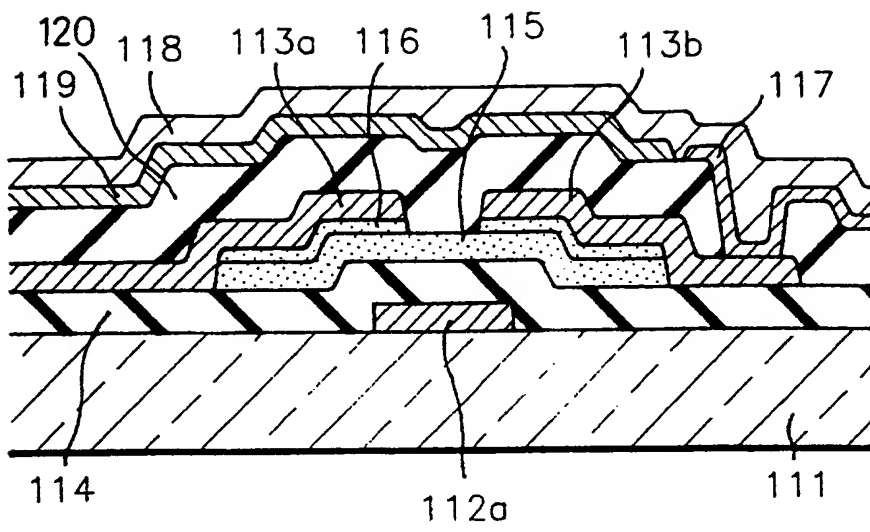
투명금속층과 상기 노출된 반도체층의 표면을 덮는 폴리이미드막과; 상기 폴리이미드막 위에 상기 스위칭소자를 가리도록 형성되는 차광막; 를 포함하여 이루어지는 액티브 매트릭스 기판.

도면

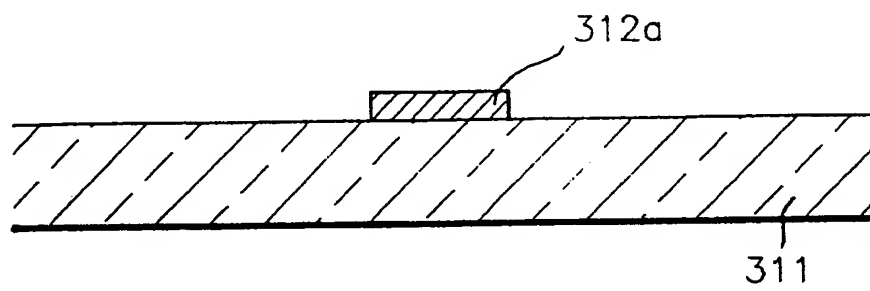
도면1



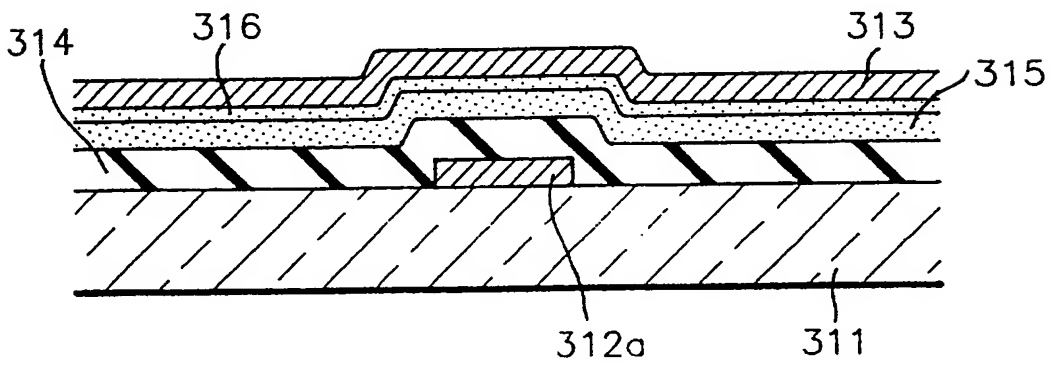
도면2



도면3a

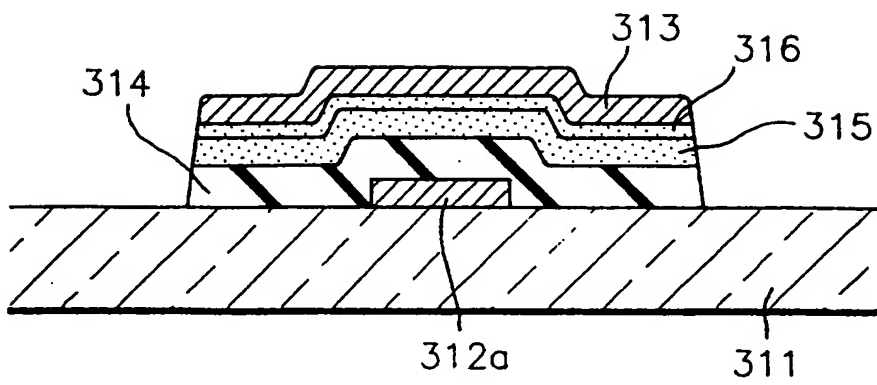


도면3b

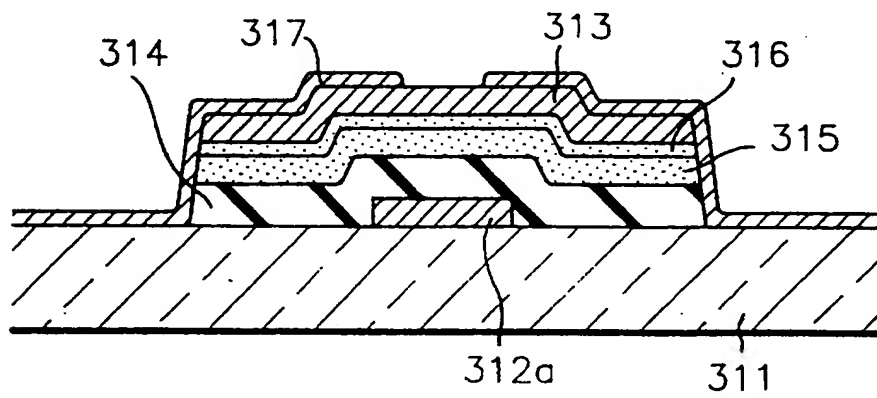


도면3c

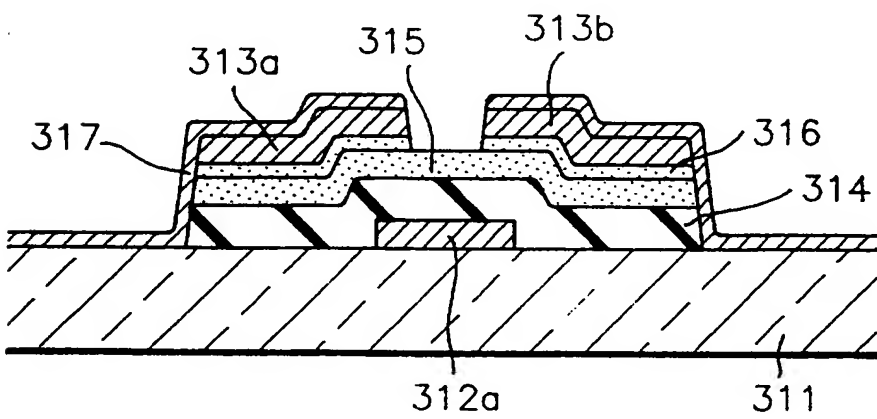




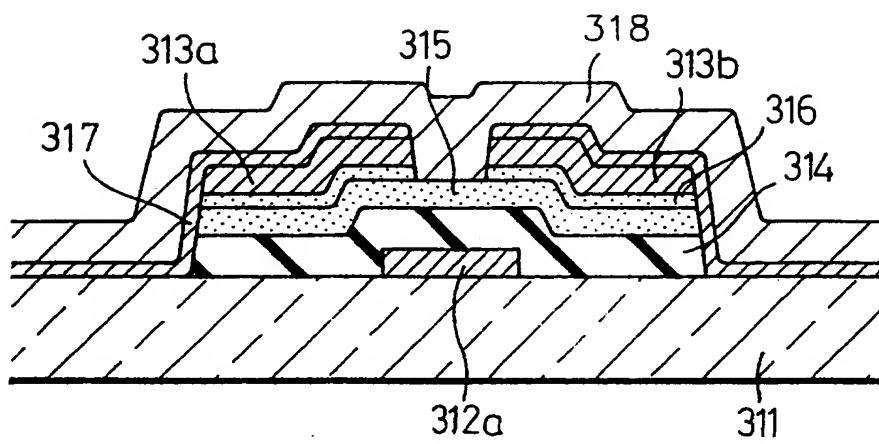
도면3d



도면3e



도면3f



도면3g

